

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-093821
 (43)Date of publication of application : 29.03.2002

(51)Int.CI. H01L 21/363
 H01L 33/00
 H01S 5/327

(21)Application number : 2000-278042

(71)Applicant : NATIONAL INSTITUTE OF ADVANCED
 INDUSTRIAL & TECHNOLOGY
 ROHM CO LTD

(22)Date of filing : 13.09.2000

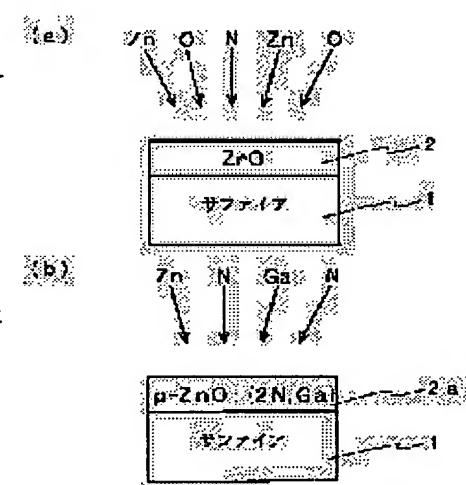
(72)Inventor : IWATA HIROYA
 PAUL FONSU
 MATSUBARA KOJI
 YAMADA AKIMASA
 NIKI SAKAE
 NAKAHARA TAKESHI

(54) GROWTH METHOD OF P-TYPE ZnO-BASED OXIDE SEMICONDUCTOR LAYER, AND
 MANUFACTURING METHOD OF SEMICONDUCTOR LIGHT-EMITTING DIODE USING THE GROWTH
 METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the growth method of a p-type ZnO-based oxide semiconductor layer that enables doping a p-type dopant N with stable concentration of carriers, and can fully increase the concentration of the carriers of a p-type layer of a ZnO-family oxide semiconductor layer, even in high-temperature growth that can reduce the concentration of a residual carrier, while the simultaneous doping method is being adopted.

SOLUTION: On a sapphire substrate 1, material sources Zn and O for composing the ZnO-based oxide, such as a ZnO, are grown without supplying the material of an n-type dopant, and the ZnO-based oxide semiconductor layer is grown by supplying the N of the p-type dopant (a). Then, the supply of the material source of O is stopped, and the material source of the n-type dopant Ga is supplied additionally, thus doping the p- and n-type dopant in the semiconductor layer as a p-type ZnO layer 2a (b). By respectively the processes (a) and (b) are repeated a plurality number of times, the p-type ZnO-family oxide semiconductor layer is grown.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the
 examiner's decision of rejection or application
 converted registration]

[Date of final disposal for application]



[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of
rejection]

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-93821

(P2002-93821A)

(43)公開日 平成14年3月29日 (2002.3.29)

(51)Int.Cl.⁷
H 01 L 21/363
33/00
H 01 S 5/327

識別記号

F I
H 01 L 21/363
33/00
H 01 S 5/327

テマコード(参考)
5 F 0 4 1
D 5 F 0 7 3
5 F 1 0 3

審査請求 未請求 請求項の数 5 OL (全 9 頁)

(21)出願番号

特願2000-278042(P2000-278042)

(22)出願日

平成12年9月13日 (2000.9.13)

(71)出願人 301021533

独立行政法人産業技術総合研究所
東京都千代田区霞が関1-3-1

(74)上記1名の復代理人 100098464
弁理士 河村 利

(71)出願人 000116024

ローム株式会社
京都府京都市右京区西院溝崎町21番地

(74)上記1名の代理人 100098464

弁理士 河村 利

(72)発明者 岩田 拓也

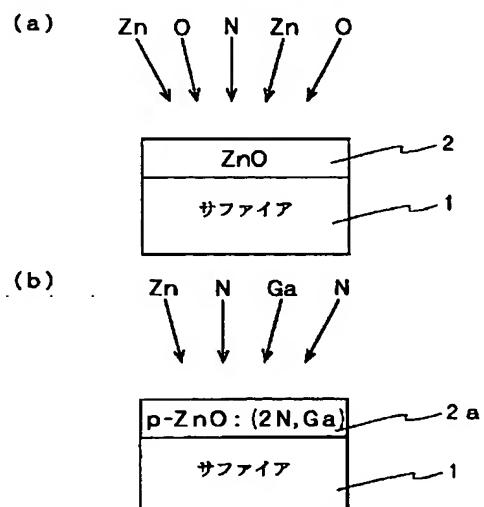
茨城県つくば市梅園1-1-4 通商産業
省 工業技術院電子技術総合研究所内
最終頁に続く

(54)【発明の名称】 p形ZnO系酸化物半導体層の成長方法およびそれを用いた半導体発光素子の製法

(57)【要約】

【課題】 同時ドーピング法を採用しながら、残留キャリア濃度を減らせる高温成長時においても、p形ドーパントであるNを安定したキャリア濃度でドーピングでき、ZnO系酸化物半導体層のp形層のキャリア濃度を充分に高くすることができるp形ZnO系酸化物半導体層の成長方法を提供する。

【解決手段】 サファイア基板1上に、n形ドーパントの材料を供給しないでZnO系酸化物、たとえばZnOを構成する材料源ZnとO、およびp形ドーパントのNを供給することによりZnO系酸化物半導体層を成長する(a)。そして、Oの材料源の供給を止め、n形ドーパントであるGaの材料源をさらに供給することによりp形ドーパントおよびn形ドーパントを前記半導体層にドーピングし、p形ZnO層2aとする(b)。この(a)工程および(b)工程を複数回繰り返すことによりp形ZnO系酸化物半導体層を成長する。



【特許請求の範囲】

【請求項1】 p形ドーパントであるNの材料源とn形ドーパントの材料源とを同時に供給することによりp形ZnO系酸化物半導体層を成長する方法であって、前記n形ドーパント材料を供給する際には、ZnO系酸化物を構成する材料源のうち、少なくともOの供給を止めて成長することを特徴とするp形ZnO系酸化物半導体層の成長方法。

【請求項2】 前記ZnO系酸化物を構成する材料と共にp形ドーパントのNの材料源を供給しながらZnO系酸化物半導体層を成長する工程と、ZnO系酸化物を構成する材料のうち、少なくともOの材料源の供給を止めて前記n形ドーパント材料としてのIII族元素の材料源を供給する工程、とを繰り返しながら成長する請求項1記載の成長方法。

【請求項3】 ドーパント材料を供給しないで前記ZnO系酸化物を構成する材料を供給することによりZnO系酸化物半導体層を成長する工程と、ZnO系酸化物を構成する材料のうち、少なくともOの材料源の供給を止めてp形ドーパントのNの材料源および前記n形ドーパント材料としてのIII族元素の材料源を供給する工程、とを繰り返しながら成長する請求項1記載の成長方法。

【請求項4】 前記p形ドーパントのNの材料源が前記n形ドーパントのIII族元素の材料源より多く供給されるように供給時間または供給量を調整しながら行う請求項2または3記載の成長方法。

【請求項5】 少なくともn形層およびp形層を有し、発光層を形成するようにZnO系酸化物半導体からなる半導体層を、基板表面に積層する半導体発光素子の製法であって、前記p形層を請求項1ないし4のいずれか1項記載の方法で成長する半導体発光素子の製法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、p形ZnO系酸化物半導体層を高いキャリア濃度で成長するp形ZnO系酸化物半導体層の成長方法およびそれを用いた半導体発光素子の製法に関する。さらに詳しくは、p形ドーパントのアクセプタ準位を浅くし、アクセプタとして充分に作用するようにp形ドーパントをドーピングすることによりそのキャリア濃度を充分に高くすることができるp形ZnO系酸化物半導体層の成長方法およびそれを用いた半導体発光素子の製法に関する。

【0002】

【従来の技術】 フルカラーディスプレーや、信号灯などの光源に用いられる青色系（紫外から黄色の波長領域）の発光ダイオード（以下、LEDという）や、室温で連続発振する次世代の高精細DVD光源用の青色レーザ（以下、LDという）は、最近サファイア基板上にGaN系化合物半導体を積層することにより得られるようになり脚光を浴びている。このような波長の短い発光素子

として、GaN系化合物半導体が主流になっているが、ZnO系などのII-VI族化合物半導体を用いることも検討されている。ZnOは、室温でのバンドギャップが3.37eVあり、ZnO系酸化物は、前述のDVD光源のほか、透明導電膜、透明なTFTなどへの応用も期待されている。

【0003】 II-VI族化合物のZnSeでは、プラズマを用いたチップガスを活性化し、その活性化チップをドーピングすることによりp形半導体層を実現している。しかし、ZnOについては、同じ手法が試みられているものの、キャリア濃度の大きいp形層は実現していない。たとえば、500～600°Cの高い基板温度で、ZnOの材料と共にp形ドーパントであるプラズマチップを供給しながらZnO層を成長したときのSIMSにより調べたN濃度が、ZnOの2次イオン強度と共に図9に示されるように、N濃度は非常に小さく、ノイズ程度であることが分る。なお、図9では、アンドープのZnO層とNドープのp形層とを成長し、その境界を認識することができるようにするため、一旦成長装置から基板を取り出しているに基づき、N濃度に極大値を示している部分があるが、アンドープ層とp形層との間でN濃度に殆ど差がないことが分る。なお、図9でN濃度が非常にノイジーであるのは、濃度が低く、SIMSによる測定の限界に近いためである。

【0004】 その理由は定かではないが、たとえばT.Yamamotoらによる「ソルューションユーリング ア コドーピング メソッド トウ ユニポーラリティ フォーファブリケーション オブ pタイプ ZnO (Solution using a codoping method to Unipolarity for the fabrication of p-type ZnO)」（ジャパンニーズジャーナル オブ アプライド フィジックス (Japanese Journal of Applied Physics) 第38巻、166～169頁、1999年）に、ZnOの酸素サイトに入ったチップ（p形伝導の条件）は、約200meVの深いアクセプタ準位を作る上、結晶を不安定化させ、酸素空孔を発生させることが、チップによるZnOへのドーピングを難しくしている、と発表されている。その解決方法の一つとして、本論文では、アクセプタであるチップとドナーであるIII族元素を同時にドーピングする、コドーピング法を提案している。すなわち、コドーピングにより、III族元素とチップとが相互に結合しながら、ZnOの結晶の中に入ることにより、チップドーピングによる結晶の不安定化を防ぐ効果と、アクセプタレベルを浅くする効果があることが示されている。

【0005】

【発明が解決しようとする課題】 前述のように、p形ZnO系酸化物半導体層を形成するのに、p形ドーパントのチップのみならず、n形ドーパントの、たとえばGaNなどのIII族元素を同時にドーピングすることが提唱されているが、実際にチップとGaNなどのIII族元素を同

時にドーピングしても、キャリア濃度の大きいp形層が得られないという問題がある。とくに、ZnO系酸化物では500°C以上の高温で成長すると、残留キャリア濃度を下げられることを本発明者らは見出しているが、高温エピタキシャル成長時には、とくに酸化スピードがチッ化スピードより速く、同時ドーピングをしても、図7および図8に600°Cで同時ドーピングしたときのGaおよびNの濃度が示されるように、肝心のNよりGaの方が多くドーピングされるという問題がある。なお、図7は図8よりもGaのドーピング量を多くした場合で、Gaのドーピング量が多いほどNもドーピングされやすいことを示しているが、NがGaより高濃度にはならない。

【0006】本発明はこのような状況に鑑みてなされたもので、同時ドーピング法を採用しながら、残留キャリア濃度を減らせる高温成長時においても、p形ドーパントであるNを安定したキャリア濃度でドーピングでき、ZnO系酸化物半導体層のp形層のキャリア濃度を充分に高くすることができるp形ZnO系酸化物半導体層の成長方法を提供することを目的とする。

【0007】本発明の他の目的は、キャリア濃度の高いp形ZnO系酸化物半導体層を成長することにより、発光効率の優れた発光ダイオードやレーザダイオードなどの半導体発光素子を得ることができる半導体発光素子の製法を提供することにある。

【0008】

【課題を解決するための手段】本発明者らは、コドーピングによってもキャリア濃度が充分に大きいp形ZnO系酸化物半導体層が得られない理由について、鋭意検討を重ねて調べた結果、たとえばZn、Oと、p形ドーパントとしてのNおよびn形ドーパントとしての、たとえばGaとが共存して成長する条件下では、酸素の化学活性が非常に高いため、ZnNやGaNの反応より、ZnOやGaOの反応が非常に早く起きてしまうことに原因があることを見出した。

【0009】すなわち、前述の論文の理論からいえば、ZnO結晶構造のOのサイトにNが単独で入っても結晶構造を不安定にしたり、アクセプタ準位が深くなりすぎて好ましくないが、Gaもドーピングされることにより、Ga-Nの結合を有しながら、GaよりNを多くすることにより、-N-Ga-N-の結合でアクセプタとして有効に作用するドーピングをすることができる。しかし、淡々とNとGaを供給しても、ZnOやGaOの反応が早く進み、-N-Ga-N-の結合が得られず、GaがZnに置き換わって-O-Zn-O-Ga-O-の構造になるだけで、n形ドーパントとして作用するため、p形層には悪影響になるだけであることに起因している。

【0010】そして、本発明者らは、Gaの材料源を供給する際に、少なくともOの材料源の供給を止めてドーピングすることにより、-N-Ga-N-の結合が得られ、

ZnO半導体層のOとさらに化合し、-O-Zn-N-Ga-N-Zn-O-の結合により、NはGaと結合して有効なアクセプタとして作用するp形ZnO半導体層が得られることを見出した。

【0011】本発明によるp形ZnO系酸化物半導体層の成長方法は、p形ドーパントであるNの材料源とn形ドーパントの材料源とを同時に供給することによりp形ZnO系酸化物半導体層を成長する場合に、前記n形ドーパント材料を供給する際には、ZnO系酸化物を構成する材料源のうち、少なくともOの供給を止めて成長することを特徴とする。

【0012】ここにZnO系酸化物半導体とは、Znを含む酸化物を意味し、具体例としてはZnOの他IIA族とZn、IIB族とZn、またはIIA族およびIIB族とZnのそれぞれの酸化物などを含む。

【0013】この方法を用いることにより、前述のように、ZnやIII族元素とOとの結合が抑制され、p形ドーパントのNとn形ドーパントのGaなどのIII族元素との結合が得られて、ZnO系の結晶の中に置き換えられるため、アクセプタ準位が低く、有効なp形ドーパントとして作用する。

【0014】具体的には、前記ZnO系酸化物を構成する材料と共にp形ドーパントのNの材料源を供給しながらZnO系酸化物半導体層を成長する工程と、ZnO系酸化物を構成する材料のうち、少なくともOの材料源の供給を止めて前記n形ドーパント材料としてのIII族元素の材料源を供給する工程、とを繰り返しながら成長したり、ドーパント材料を供給しないで前記ZnO系酸化物を構成する材料を供給することによりZnO系酸化物半導体層を成長する工程と、ZnO系酸化物を構成する材料のうち、少なくともOの材料源の供給を止めてp形ドーパントのNの材料源および前記n形ドーパント材料としてのIII族元素の材料源を供給する工程、とを繰り返しながら成長することができる。前記p形ドーパントのNの材料源が前記n形ドーパントのIII族元素の材料源よりも多く供給されるように供給時間または供給量を調整しながら行うことが好ましい。

【0015】本発明による半導体発光素子の製法は、少なくともn形層およびp形層を有し、発光層を形成するようにZnO系酸化物半導体からなる半導体層を、基板表面に積層する半導体発光素子の製法であって、前記p形層を請求項1ないし4のいずれか1項記載の方法で成長することを特徴とする。

【0016】

【発明の実施の形態】つぎに、図面を参照しながら本発明によるp形ZnO系酸化物半導体層の成長方法および半導体発光素子の製法について説明をする。本発明によるp形ZnO系酸化物半導体層の成長方法は、図1にp形ZnOを成長する概念的な工程図が示されるように、たとえばMBE (Molecular Beam Epitaxy; 分子線エピ

タキシー) 法により、サファイア基板1上に、n形ドーパントの材料を供給しないでZnO系酸化物、たとえばZnOを構成する材料源ZnとO、およびp形ドーパントのNを供給することによりZnO系酸化物半導体層を成長する(図1(a))。そして、Oの材料源の供給を止め、n形ドーパントであるGaの材料源をさらに供給することによりp形ドーパントおよびn形ドーパントを前記半導体層にドーピングし、p形ZnO層2aとする(図1(b))。この(a)工程および(b)工程を複数回繰り返すことによりp形ZnO系酸化物半導体層を成長する。

【0017】前述のように、本発明者らは、p形ZnO系酸化物半導体層を得るため、銳意検討を重ねた結果、通常のZnO系酸化物の成長工程で、p形ドーパントであるNとn形ドーパントであるGaなどのIII族元素を同時にドーピングしても、ZnやGaが先にOと結合してしまい、Ga-Nのボンドが得られず、Nが単独でZnと置換してアクセプタ準位の深いドーパントとなったり、Ga-Oとなってn形ドーパントとなってp形のキャリア濃度を向上させることができないことを見出した。

【0018】すなわち、全ての物質が自然酸化の影響を受けることからも分るように、酸素は非常に化学活性が高いために、チッ素やドーパントであるIII族元素と、酸素とが共存している状態では、Zn-NやIII族-Nの反応よりも、Zn-OやIII族-Oの反応が早く起きてしまう。この推測を裏付けるように、実際、N₂Oというガスをプラズマ化して成長する(N₂Oはプラズマ化すると、ちょうどN₂ガスとO₂ガスのプラズマを重ね合せた形になる、つまりN₂Oプラズマ=N* (活性なN)+O* (活性なO)と実効的に考えられる)と、ZnNは生成されないで、ZnOが成長する。つまりそれだけ酸素との反応が早いことを示している。したがって、ZnOの成長材料である酸素と共にドーパントのIII族元素やNを供給しても、III族元素とNとのボンドが得られず、コドーピングの目的を達成できない。そこで、前述のようにZnO系酸化物半導体層の成長と、Oの供給を止めGaなどのIII族元素をドーピングする工程とを別々の工程として、それを小刻みに繰り返すことにより、非常にキャリア濃度の大きいp形ZnO層が得られた。

【0019】たとえばMBE装置で、基板を所定の温度に上昇させた後、ZnOの材料源であるZnおよびO* (Oのプラズマ源)と、p形ドーパントのNを供給して、ZnO層2を成長し(a工程)、ついでO*の供給を止めGaを供給することにより同時ドーピングを行う(b工程)。この両工程を図4(a)に各材料源の供給スケジュールが示されるように、繰り返すことにより、0.8μm程度のp形ZnO層2aを成長した。このようにして成長したZnO層のN濃度(atoms/c

m³)をSIMS(2次イオン質量分析計)分析により調べた結果を、ZnOの2次イオン強度(counts/sec)と対比して図5に示した。図5から明らかなように、ほぼ6×10¹⁸atoms/cm³以上のNを結晶内に取り込んでおり、キャリア濃度の大きいp形ZnO層が得られたことが分る。

【0020】前述の例では、Oの材料源を止めてGaを供給してNと共にドーピングをしたが、図4(b)にZn供給のタイムスケジュールが示されるように、Oと共にZnの材料源を止めて行ってもよい。また、ZnO層を成長中にもp形ドーパントであるNの材料源を供給して成長したが、そうすればp形ドーパントであるNをドーピングしやすいため好ましい。しかし、図4(c)にN供給のタイムスケジュールが示されるように、ZnO層を成長の際には、止めて、O*の供給停止と共にNの供給を始めてよい。そうすることにより、Nが単独でドーピングされた深い準位のアクセプタになる虞れもなく好ましい。この場合、図4(a)および(c)に示されるように、Gaの供給時間よりNの供給時間を長くしたり、または供給の絶対量をNがGaより多くなるように供給し、p形ZnO層とした場合に、N:Ga=2:1程度にドーピングされることが、p形層にするためには好ましい。

【0021】前述の例では、p形ドーパントのNとn形ドーパントのGaとを2:1程度になるように供給したが、p形ドーパントおよびn形ドーパントのZnO結晶に入る態様としては、一般的な4配位化合物で2次元的にモデル化した例で図3に示されるように、3つの態様が考えられる。すなわち、図3(a)は、アクセプタ(N)2個とドナー(Ga)1個のペアと、アクセプタ1個が単独で入ったものとのセットの例(N:Ga=3:1)で、このセットで全体に存在する例である。これよりアクセプタが増えると、アクセプタ間での反発力が大きくなり、溶解度としてはほぼ上限と考えられる。また、図3(b)に示される例は、前述のアクセプタ2個とドナー1個が結合した組が素子全体に存在する例(N:Ga=2:1)で、もっともエネルギー的に安定な状態である。また、図3(c)は、前述のアクセプタ2個とドナー1個のペア1組と、アクセプタおよびドナーそれぞれ1個のペア2組が存在する例(N:Ga=1.3:1)で、アクセプタとして作用する最低限の例に相当する。なお、図3で白丸が化合物を構成する元素、白丸の外側を黒丸で囲んだのがドナー(Ga)、黒丸がアクセプタ(N)をそれぞれ示す。すなわち、N:Ga=(1.3~3):1になるようにそれぞれのドーパントが供給されることが好ましい。

【0022】本発明によれば、コドーピングのn形ドーパントを供給する際に、Oの供給を止めているため、化合しやすいOとの結合ははからず、GaなどのIII族元素とNとが結合してZnO系酸化物内にドーピングさ

れる。その結果、Nのドーピングによる結晶の不安定化を防ぐことができると共に、アクセプタレベルを浅くすることができ、非常に有効なアクセプタとして作用し、p形ZnO系酸化物半導体層のキャリア濃度を非常に大きくすることができる。

【0023】さらに、本発明者らは、前述のように残留キャリアを減らすために400°C以上の高温でZnO系酸化物半導体層を成長すると、酸化スピードがチッ化スピードより大きいことに起因して、p形ドーパントのチッ素が入らないという問題を解決するために、銳意検討を重ねた結果、前述のように酸素の供給を絶つことによりGaなどのIII族元素と結合して入りやすいこと、さらには、GaなどのIII族元素の供給量を充分に多くすることにより、GaとNとの結合を得ることができ、Nをアクセプタとしてドーピングすることができることを見出した。すなわち、GaはN*との反応により、GaNを形成する材料であるから、Zn+N*よりGa+N*の方が反応しやすい。しかし、Gaが少ないとO*との反応の方が起りやすく、相対的に遅い反応であるGa+N*が起り難いが、Gaが充分に多くなると相対的にそれほど遅くないつぎの競合過程のGa+N*反応が起る余地が出てくるため、Ga-N結合が生成されドーピングされやすいと考えられる。

【0024】前述のGa供給の際にO*の供給を止めて、GaおよびNの供給量を大きくしてp形層を形成して、前述と同様にSIMSによりN濃度とZnOの2次イオン強度を調べた結果が図6に示されている。図6に示されるように $5 \times 10^{19} \text{ cm}^{-3}$ 程度のGaをドーピングすることにより、 $1 \times 10^{20} \text{ cm}^{-3}$ 程度にNがドーピングされるのに対して、前述の図7および8（これらはGaのドーピングの際にもO*の供給を止めていない）より、遙かにNがドーピングされることが分る。

【0025】図2に、ZnO系化合物半導体を用いて、前述のp形ZnO系酸化物半導体層を成長することにより製造した青色系（紫外から黄色の波長領域）のLEDチップの断面構造が示されている。このLEDを製造するには、たとえばMBE装置内にサファイア基板11をセッティングし、基板温度を600～700°Cにしてサーマルクリーニングをした後、基板温度を400°C程度にし、ZnOからなるバッファ層12を50nm～0.1μm程度成膜する。

【0026】ついで、基板温度を550～600°C程度にし、酸素ラジカルおよびZnのソース源（セル）のシャッターをあけ、再度酸素ラジカルとZnを照射すると共に、n形ドーパントのA1またはGaのシャッターもあけてn形のZnOからなるn形コンタクト層13を1.5μm程度成長させる。ついで、Mgのシャッターもあけて、MgyZn_{1-y}O（0≤y<1、たとえばy=0.15）からなるn形のクラッド層14を2μm程度、Mgを止めて、Cdのシャッターをあけアンドープ

でCd_xZn_{1-x}O（0≤x<1、たとえばx=0.08）からなる活性層15を0.1μm程度成長する。

【0027】そして、Cdを止めてMgのシャッターおよびp形ドーパントのプラズマ励起チッ素をあけ、MgyZn_{1-y}O（0≤y<1、たとえばy=0.15）層を成長し、ついで酸素ラジカルを止めてn形ドーパントとしてのGaのシャッターをあけ、前述のMgyZn_{1-y}O層にドーピングする。この2つの工程を小刻みに繰り返すことにより、p形MgyZn_{1-y}O（0≤y<1、たとえばy=0.15）からなるp形のクラッド層16を2μm程度成長する。さらにMgを止めて、同様にZnO層の成長とGaの供給とを交互に繰り返して、p形ZnOからなるp形コンタクト層17を1μm程度順次成長する。このn形クラッド層14、活性層15およびp形クラッド層16により発光層形成部10を構成している。

【0028】その後、全ての材料の供給を止め、基板温度を毎分5～10°Cの割合でゆっくり下げ、充分に下がってからMBE装置よりエビタキシャル成長がされたウェハを取り出す。そして、スパッタ装置に入れて透明性導電膜であるITO膜18を0.15μm程度の厚さに設ける。その後、積層した半導体層の一部をRIE法などのドライエッティングによりn形コンタクト層13を露出させ、サファイア基板11を研磨し、基板11の厚さを100μm程度とし、ITO膜18上にNi/A1などからなるp側電極20を、エッティングにより露出したn形コンタクト層13の表面にTi/Auなどからなるn側電極19を、それぞれたとえばリフトオフ法による真空蒸着などにより形成する。その後ウェハからチップ化することにより、図2に示されるLEDチップが得られる。

【0029】なお、この例では、発光層形成部10がダブルヘテロ接合のLEDチップであったが、ヘテロ接合またはホモ接合のpn接合構造などの他の接合構造でもよい。また、LEDでなくてもLDであっても同様である。この場合、たとえば活性層15はノンドープのCd_{0.03}Zn_{0.97}O/Cd_{0.2}Zn_{0.8}Oからなるバリア層とウェル層とをそれぞれ5nmおよび4nmづつ交互に2～5層づつ積層した多重量子井戸構造により形成することが好ましい。また、活性層15が薄く充分に光を活性層15内に閉じ込められない場合には、たとえばZnOからなる光ガイド層が活性層の両側に設けられる。また、ITO膜18からなる透明電極は不要で、直接p側電極20をストライプ状にパターニングして形成したり、半導体層の上部をメサ型形状にエッティングしたり、電流狭窄層を埋め込むことにより、電流注入領域を画定する構造に形成される。

【0030】本発明の半導体発光素子によれば、p形キャリア濃度の大きいZnO系酸化物半導体を用いた発光素子が得られるので、非常に動作電圧が低く発光効率の

優れたLEDや、動作電圧が低くしきい値電流の小さいLDが得られる。

【0031】前述の例は、サファイア基板上にZnO系化合物半導体層をMBE法により成長する例であったが、MOCVD法でも同様にp形層を形成する際に、ZnO系酸化物の成長工程と、ドーピング工程とを別々にして繰り返し、ドーピング時に酸素の反応ガスの供給を止めることにより、非常にp形ドーパントを高濃度でドーピングすることができる。

【0032】

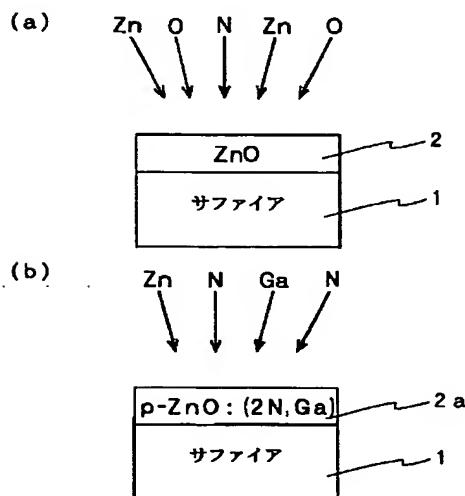
【発明の効果】本発明によれば、同時ドーピングのn形ドーパントを供給する際に、Oの供給を止めてドーピングしているため、p形ドーパントであるNをGaなどのn形ドーパントと結合させながらZnO層中にドーピングすることができる。その結果、Nのドーピング濃度を大きくすることができると共に、そのアクセプタ準位を浅くすることができ、キャリアとして充分に動作させることができ、キャリア濃度の大きいp形半導体層を簡単に得ることができる。さらに、高温成長においても、同時ドーピングでNをドーピングすることができ、残留キャリアが少なく、安定したキャリア濃度で高濃度のp形ZnO系酸化物層が得られる。

【0033】その結果、ZnO系酸化物半導体からなるLEDやLDなどの半導体発光素子のp形層を前述の方法で成長することにより、発光特性を大幅に向上させた半導体発光素子が得られる。

【図面の簡単な説明】

【図1】本発明のp形ZnO酸化物半導体層を成長する方法を説明する概念図である。

【図1】



【図2】本発明により製造する発光素子の一例を示すLEDチップの構造図である。

【図3】ZnOにドーピングされるドナーとアクセプタの配置の可能性を示す4配位化合物でモデル化して示した図である。

【図4】本発明によりp形ZnO層を成長する際の各材料源を供給するタイムスケジュールの例を示す図である。

【図5】本発明によりZnO層の成長工程とドーピング工程とを繰り返して成長したp形ZnO層のN濃度をZnOの2次イオン強度と共に示す図である。

【図6】ZnO層に600°Cの高温で、Gaのドーピング量を多くして同時ドーピングしながら成長したときのZnO層のN濃度をZnOの2次イオン強度と共に示す図である。

【図7】従来の同時ドーピングをしたときの、N濃度とZnOの2次イオン強度を示す図である。

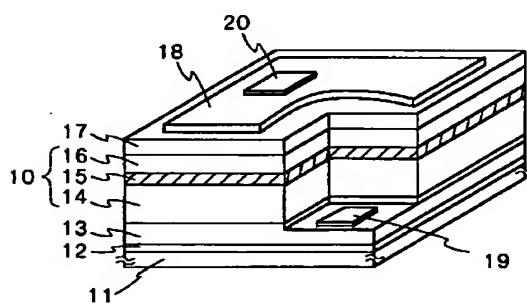
【図8】従来の同時ドーピングをしたときの、N濃度とZnOの2次イオン強度を示す図である。

【図9】従来のZnO層に500~600°Cの高温でプラズマチップ素のみをドーピングをしたときの、N濃度とZnOの2次イオン強度を示す図である。

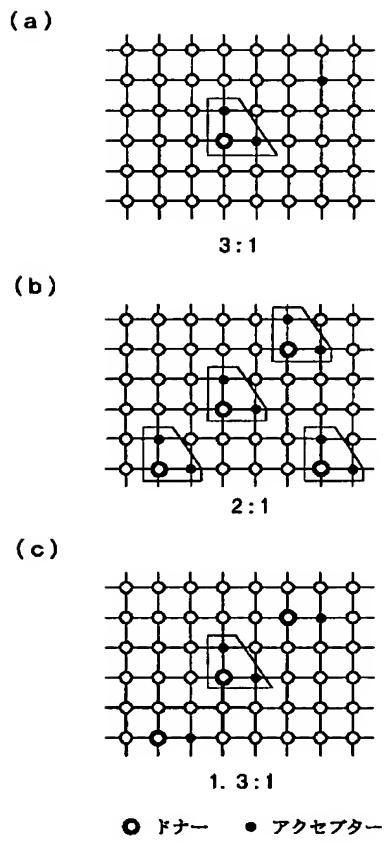
【符号の説明】

- 1 サファイア基板
- 2 ZnO層
- 2 a p形ZnO層
- 14 n形クラッド層
- 15 活性層
- 16 p形クラッド層

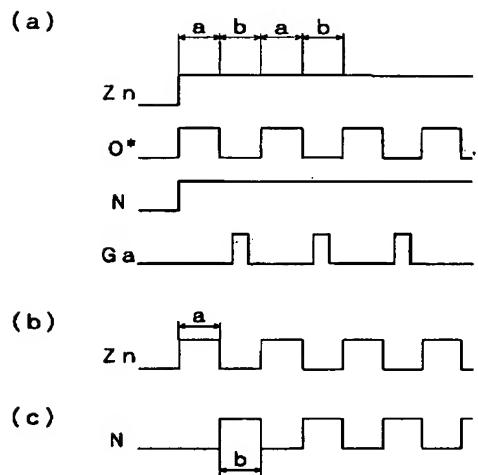
【図2】



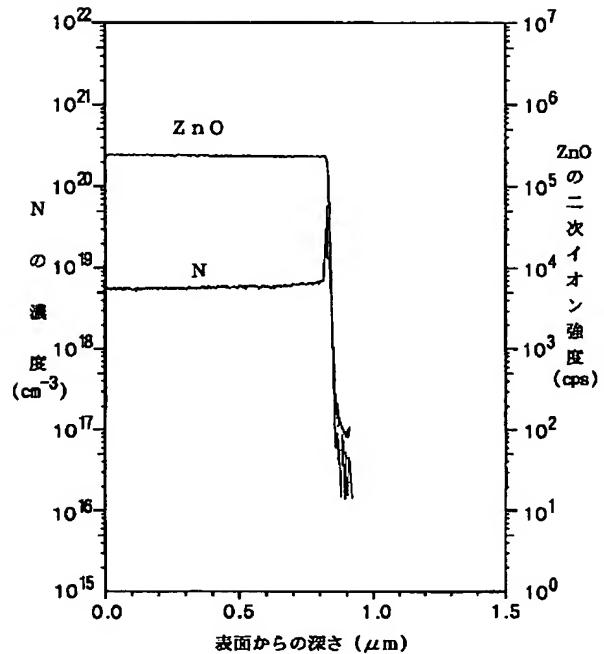
【図3】



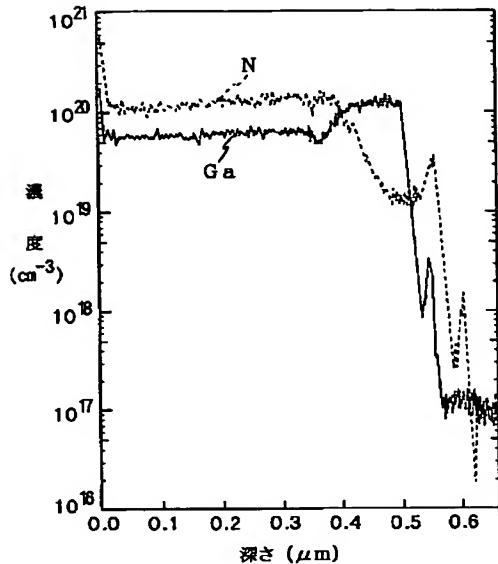
【図4】



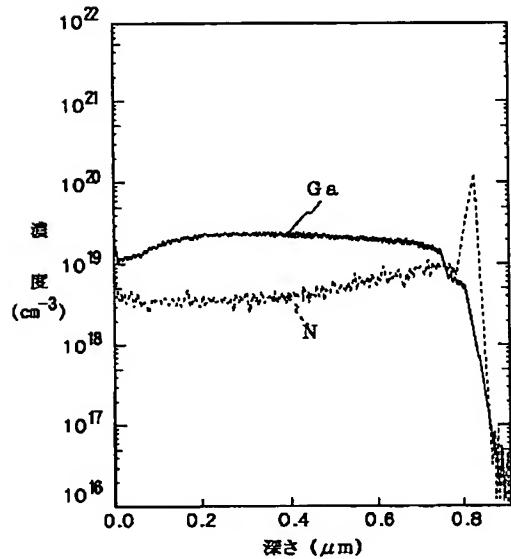
【図5】



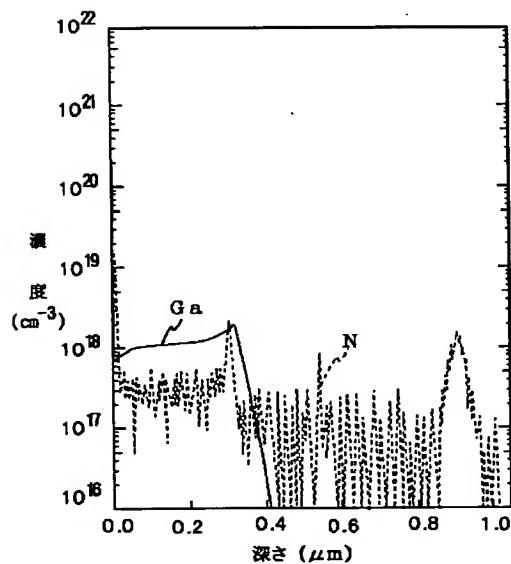
【図6】



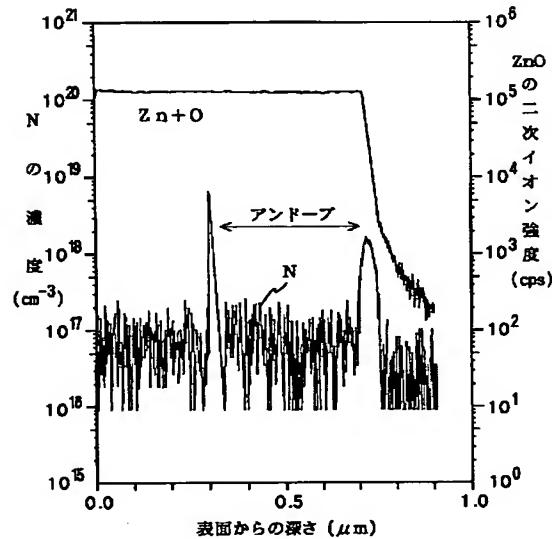
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 ポール・フォンス
茨城県つくば市梅園1-1-4 通商産業
省 工業技術院電子技術総合研究所内

(72)発明者 松原 浩司
茨城県つくば市梅園1-1-4 通商産業
省 工業技術院電子技術総合研究所内

(72)発明者 山田 昭政
茨城県つくば市梅園1-1-4 通商産業
省 工業技術院電子技術総合研究所内

(72)発明者 仁木 栄
茨城県つくば市梅園1-1-4 通商産業
省 工業技術院電子技術総合研究所内

(9) 開2002-93821 (P2002-938JL

(72)発明者 中原 健

京都市右京区西院溝崎町21番地 ローム株
式会社内

Fターム(参考) 5F041 CA41 CA49 CA55 CA57 CA58
CA66
5F073 BA09 CA22 CB05 CB14 CB19
DA06 DA11 DA35
5F103 AA04 BB16 DD30 HH04 JJ01
KK10 LL02 NN05 NN10 PP02
RR05

THIS PAGE BLANK (up to)